

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 4 月 12 日 (12.04.2001)

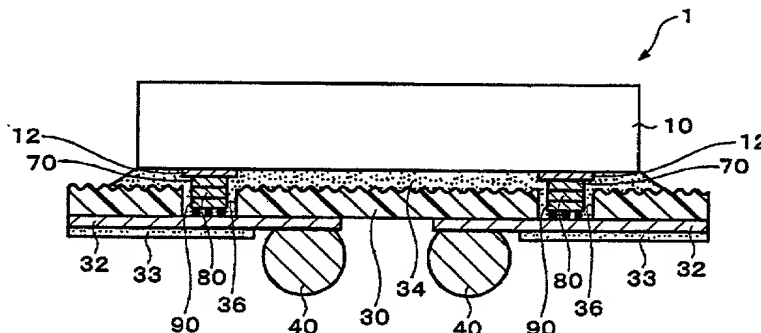
PCT

(10) 国際公開番号
WO 01/26147 A1

- (51) 国際特許分類: H01L 21/60 (72) 発明者; および
(75) 発明者/出願人 (米国についてののみ): 橋元 伸晃
(HASHIMOTO, Nobuaki) [JP/JP]; 〒392-8502 長野県
諏訪市大和3丁目3番5号 セイコーエプソン株式会
社内 Nagano (JP).
- (21) 国際出願番号: PCT/JP00/06767
- (22) 国際出願日: 2000 年 9 月 29 日 (29.09.2000)
- (25) 国際出願の言語: 日本語 (74) 代理人: 井上 一, 外 (INOUE, Hajime et al.); 〒167-
0051 東京都杉並区荻窪5丁目26番13号 荻窪TMビル2
階 Tokyo (JP).
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: (81) 指定国 (国内): CN, JP, KR, US.
特願平11/282474 1999 年 10 月 4 日 (04.10.1999) JP 添付公開書類:
— 国際調査報告書
- (71) 出願人 (米国を除く全ての指定国について): セイコー
エプソン株式会社 (SEIKO EPSON CORPORATION)
[JP/JP]; 〒163-0811 東京都新宿区西新宿2丁目4番1号
Tokyo (JP). 2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR DEVICE, METHOD OF MANUFACTURE THEREOF, CIRCUIT BOARD, AND ELECTRONIC DEVICE

(54) 発明の名称: 半導体装置及びその製造方法、回路基板並びに電子機器



(57) Abstract: A semiconductor device comprises a substrate (30) having a plurality of holes (36) and having wiring patterns (32) on one side, part of wiring patterns (32) overlying the holes (36) horizontally; a semiconductor chip (10) having a plurality of electrodes (12) and arranged on the other side of the substrate (30) with the electrodes (12) corresponding to the holes; and conductors arranged through the holes (36) to connect the electrodes (12) and the wiring patterns (32) electrically.

[続葉有]

WO 01/26147 A1